

半導体パッケージ組立技術の 基礎から最新動向

■講演会趣旨

半導体パッケージ組立技術の基礎から最新動向について詳細に解説して頂くことにより、本業界に関わる方々のビジネスに役立てて頂くことを目的とします。

日時	2026年6月8日 月曜日 9:55～16:00（予定）
	Webセミナー（Zoomウェビナーによるライブ配信）
聴講料	49,500円（税込）／1名（テキストを含む）
定員	50名
主催	株式会社 ジャパンマーケティングサーベイ 東京都中央区東日本橋2-24-12 東日本橋榎町ビル Tel:03-5829-3891 ホームページURL https://www.jms21.co.jp/

■講師/タイムテーブル

時間	テーマ(仮題)	講演企業/講師
9:55～10:00	接続確認・諸連絡	
10:00～16:00	半導体パッケージ組立技術の 基礎から最新動向	蛭牟田技術士事務所 代表 蛭牟田 要介 氏

《タイムテーブル》

10:00～12:00 前半

12:00～13:00 休憩（1時間）

13:00～16:00 後半

※講演中、適宜休憩（5分～10分程度）を設けます。

※質疑応答（5分程度）を設けます。

蛭牟田技術士事務所 代表 蛭牟田 要介氏

1 半導体パッケージの基礎～パッケージの進化・発展経緯～

- 1.1 始まりはSIPとDIP、プリント板の技術進化に伴いパッケージ形態が多様化
- 1.2 THD(スルーホールデバイス)とSMD(表面実装デバイス)
- 1.3 各パッケージの紹介
- 1.4 セラミックスパッケージとプラスチック(リードフレーム)パッケージとプリント基板パッケージ
- 1.5 リードフレームの製造方法
- 1.6 プリント基板パッケージの製造方法

2 パッケージングプロセス(代表例)

- 2.1 セラミックスパッケージのパッケージングプロセス
- 2.2 プラスチック(リードフレーム)パッケージのパッケージングプロセス
- 2.3 プリント基板パッケージのパッケージングプロセス

3 各製造工程(プロセス)の技術とキーポイント

- 3.1 前工程
 - 3.1.1 BG(バックグラインド)
 - 3.1.2 DC(ダイシング)
 - 3.1.3 DB(ダイボンド)
 - 3.1.4 WB(ワイヤーボンド)
- 3.2 封止・モールド工程
 - 3.2.1 封止:セラミックパッケージの場合
 - 3.2.2 プラズマクリーニング
 - 3.2.3 モールド
- 3.3 後工程
 - 3.3.1 外装メッキ
 - 3.3.2 切断整形
 - 3.3.3 ボール付け
 - 3.3.4 シンギュレーション
 - 3.3.5 捺印
- 3.4 バンプ・FC(フリップチップ)パッケージの工程
 - 3.4.1 再配線・ウェーハバンプ
 - 3.4.2 FC(フリップチップ)
 - 3.4.3 UF(アンダーフィル)

- 3.5 パネルレベルパッケージング
 - 3.5.1 工程フロー(RDLファースト)
 - 3.5.2 部品内蔵
- 3.6 試験工程とそのキーポイント
 - 3.6.1 代表的な試験工程フロー
 - 3.6.2 BI(バーンイン)工程
 - 3.6.3 外観検査(リードスキャン)工程
- 3.7 梱包工程とそのキーポイント
 - 3.7.1 ベーキング・トレイ梱包・テーピング梱包

4 過去に経験した不具合

- 4.1 チップクラック
- 4.2 ワイヤ断線
- 4.3 パッケージが膨れる・割れる
- 4.4 実装後、パッケージが剥がれる
- 4.5 BGAのボールが落ちる・破断する
- 4.6 捺印方向が180度回転する
- 4.7 モールドボイド、未充填
- 4.8 顧客の実装後リードが曲がる
- 4.9 基板実装信頼性向上
- 4.10 BGAのパッケージ反り

5 試作・開発時の評価、解析手法の例

- 5.1 とにかく破壊試験と強度確認
- 5.2 MSL(吸湿・リフロー試験)
- 5.3 機械的試験と温度サイクル試験
- 5.4 SAT(超音波探傷)、XRAY(CT)、シャドウモアレ
- 5.5 開封、研磨、そして観察
- 5.6 各種分析
- 5.7 ガイドラインはJEITAとJEDEC

6 RoHS、グリーン対応とサステナビリティ

- 6.1 鉛フリー対応
- 6.2 ウィスカー評価
- 6.3 樹脂の難燃材改良
- 6.4 PFAS/PFOA/対応が次の課題
- 6.5 AIデータセンターの電力消費削減に貢献するパッケージ材料

7 AI基盤を支える2.5D/3Dパッケージとチップレット技術

- 7.1 2.5D (CoWoS等)・3Dパッケージの構造
- 7.2 ハイブリッドボンディングと微細 bumps 接続
- 7.3 製造のキーはチップとインターポージャー間接合とTSV(シリコン貫通電極)
- 7.4 基板とインターポージャーの進化(シリコンからガラス基板へ)
- 7.5 AI向け大面積パッケージ特有の不具合(反り、局所熱応力)

8 AIの進化とパッケージングの未来

- 8.1 AIデータセンター向け超多ピン・大型パッケージの熱マネジメント
- 8.2 フィジカルAI(自動運転・ロボット)に求められる高信頼性・耐環境性
- 8.3 光電融合(CPO: Co-Packaged Optics)技術とAI通信の高速化
- 8.4 AIを支える電源供給技術(Power Delivery)とパッケージ内統合

9 終わりに

<申し込み要項>

■申し込み方法:

弊社ウェブサイトのセミナー申込ページ、または講演会パンフレットの申込書に所定事項をご記入の上、弊社宛まで送信もしくはFAXお願い致します。

申し込み書受領後に、請求書を発送、またWebセミナーの視聴方法について詳細をご案内いたします。(請求書は開催が決定した場合のみ送付いたします。)

■お支払い:

請求書に記載されている弊社指定口座に、請求日より1ヶ月以内にお振込みをお願い申し上げます。

■キャンセル:

開催日の10日以内のキャンセルにつきましては、全額申し受けさせていただきます。

■特記事項:

- ・講演会は受講者数が規定に達しない場合中止する場合があります。
- ・写真撮影、録音、録画を禁止いたします。

(株)ジャパンマーケティングサーベイ行 FAX: 0120-052-807 or 03-5829-3892

導体パッケージ組立技術の基礎から最新動向

(49,500円:税込) 申込書

2026年6月8日(月)開催 <<Webセミナー>>

_____年 ____月 ____日

企業名: _____.

申込者名: _____.

所属: _____ 役職: _____.

E-mailアドレス: _____.

住所: (〒 _____) _____.

TEL: _____ FAX: _____.

連絡事項